



2023

10. Lógica Digital

R2: SCRAPY Guide

Número do projeto: **2021-1-FR01-KA220-SCH-000031617**



 Co-funded by
the European Union

O apoio da Comissão Europeia à produção desta publicação não constitui um endosso do conteúdo, que reflete apenas as opiniões dos autores, e a Comissão não pode ser responsabilizada por qualquer uso que possa ser feito das informações nele contidas.

ECAM EPMI
30/04/2023

Índice

1 Introdução	2
2. Lógica Combinatória	2
3. Tabelas da Verdade	3
4 Lógica Booleana Escrita.....	5
5 Lógica sequencial.....	5
6 Elementos de circuito sequencial	6
6.1 Flip-Flop tipo D	6
6.2 Flip-Flop tipo T.....	6
6.3 Flip-Flop tipo JK.....	7
6.4 Tempos de configuração, retenção e propagação	7
6.5 Metaestabilidade.....	8
7 Conclusão	9

1 Introdução

A lógica digital, ou booleana, é o conceito fundamental subjacente a todos os sistemas informáticos modernos. Simplificando, é o sistema de regras que nos permite tomar decisões extremamente complicadas com base em simples perguntas de "sim/não".

Nesta lição, você aprenderá sobre...

Circuitos digitais

Os circuitos lógicos digitais podem ser divididos em duas subcategorias: combinatória e sequencial. A lógica combinatória muda "instantaneamente" - a saída do circuito responde assim que a entrada muda (com algum atraso, é claro, uma vez que a propagação do sinal através dos elementos do circuito leva um pouco de tempo). Os circuitos sequenciais têm um sinal de relógio, e as mudanças se propagam através de estágios do circuito nas bordas do relógio.

Normalmente, um circuito sequencial será construído de blocos de lógica combinatória separados por elementos de memória que são ativados por um sinal de relógio.

Programação

A lógica digital também é importante na programação. Compreender a lógica digital possibilita a tomada de decisões complexas em programas.

Algumas sutilezas na programação são importantes de entender; Entraremos nisso depois de abordarmos o básico.

Antes de começar, pode ser uma boa ideia rever a nossa lição sobre números binários, se ainda não o fez. Há uma pequena discussão sobre a lógica booleana lá, mas vamos nos aprofundar muito mais no tópico aqui.

Aqui estão alguns outros tópicos com os quais você deve estar familiarizado antes de começar.

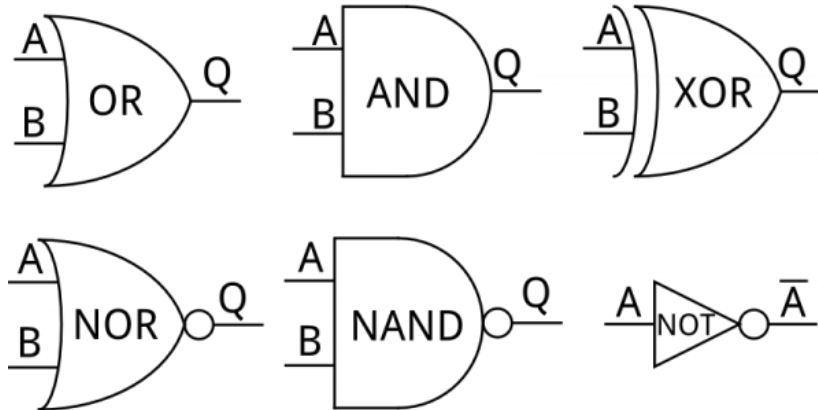
- O que é eletricidade?
- Binário
- Analógico vs Digital
- Níveis lógicos

2. Lógica Combinatória

Os circuitos combinatórios são construídos de cinco portas lógicas básicas:

- E porta - saída é 1 se AMBAS as entradas são 1
- OR gate - a saída é 1 se PELO MENOS uma entrada for 1
- Portão XOR - saída é 1 se APENAS uma entrada for 1
- NAND gate - a saída é 1 se PELO MENOS uma entrada for 0

1. Porta NOR - saída é 1 se AMBAS as entradas são 0



Lógica Combinatória

Existe um sexto elemento na lógica digital, o inversor (às vezes chamado de porta NOT). Os inversores não são verdadeiras portas, pois não tomam nenhuma decisão. A saída de um inversor é um 1 se a entrada for um 0, e vice-versa.

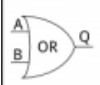
Algumas coisas importantes sobre a imagem acima:


- Normalmente, o nome do portão não é impresso; Presume-se que o símbolo é suficiente para a identificação.
- A notação terminal do tipo A-B-Q é padrão, embora os diagramas lógicos geralmente os omitam para sinais que não são entradas ou saídas para o sistema como um todo.
- Dois dispositivos de entrada são padrão, mas você ocasionalmente verá dispositivos com mais de duas entradas. Teriam, no entanto, apenas uma saída.


Os circuitos lógicos digitais são geralmente representados usando estes seis símbolos; as entradas estão à esquerda e as saídas estão à direita. Embora as entradas possam ser conectadas, as saídas nunca devem ser conectadas, apenas a outras entradas. No entanto, uma saída pode estar ligada a várias entradas.

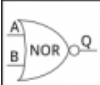
3. Tabelas da Verdade


As descrições acima são adequadas para descrever a funcionalidade de blocos individuais, mas há uma ferramenta mais útil disponível: a tabela da verdade. As tabelas de verdade são gráficos simples que explicam a saída de um circuito em termos das possíveis entradas para esse circuito. Aqui estão as tabelas de verdade que descrevem os seis elementos principais:


		A	
		0	1
B	0	0	1
	1	1	1

		A	
		0	1
B	0	0	0
	1	0	1

		A	
		0	1
B	0	0	1
	1	1	0

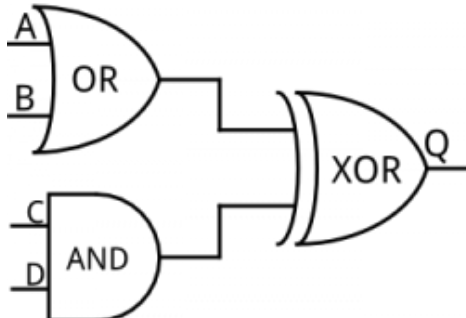
		A	
		0	1
B	0	1	0
	1	0	0

		A	
		0	1
B	0	1	1
	1	1	0

		A	
		0	1
		1	0

Tabelas da verdade

As tabelas de verdade podem ser expandidas para uma escala arbitrária, com tantas entradas e saídas quanto você puder lidar antes que seu cérebro derreta. Veja como é um circuito de quatro entradas e uma tabela de verdade:

		AB			
		00	01	10	11
CD	00	0	1	1	1
	01	0	1	1	1
	10	0	1	1	1
	11	1	0	0	0

Lógica Booleana

4 Lógica Booleana Escrita

É claro que é útil ser capaz de escrever num formato matemático simples uma equação que represente uma operação lógica. Para esse fim, existem símbolos matemáticos para as operações únicas: E, OU, XOR e NÃO.

- A E B deve ser escrito como AB (ou às vezes $A \cdot B$)
- A OR B deve ser escrito como $A + B$
- Um XOR B deve ser escrito como $A \oplus B$
- NÃO A deve ser escrito como A' ou $\neg A$

Você notará que há dois elementos ausentes nessa lista: NAND e NOR. Normalmente, estes são simplesmente representados complementando a representação apropriada:

- A NAND B é escrita como $(AB)'$, $(A \cdot B)'$ ou $A \uparrow B$
- Um NOR B é escrito como $(A + B)'$ ou $A \downarrow B$

5 Lógica sequencial

A lógica combinatória é ótima, mas sem adicionar circuitos sequenciais, a computação moderna não seria possível.

O circuito sequencial é o que adiciona memória aos nossos sistemas lógicos. Como mencionado anteriormente, a lógica combinatória produz resultados após um atraso. Esse atraso varia de acordo com muitas e muitas coisas: o processo de fabricação das peças envolvidas, a temperatura do silício e a complexidade do circuito. Se a saída de um circuito depende dos resultados de dois outros circuitos combinatórios e os resultados chegam em momentos diferentes (o que acontecerá, no mundo real), um circuito combinacional irá "falhar" brevemente, emitindo um resultado que pode não ser consistente com a operação desejada.

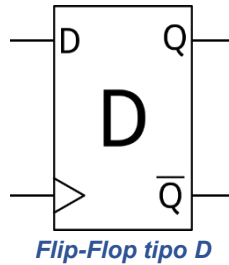
Um circuito sequencial, no entanto, apenas coleta amostras e propaga a saída em momentos específicos. Se a entrada mudar entre esses momentos, ela será ignorada. O tempo de amostragem é geralmente sincronizado em todo o circuito e é referido como o "relógio". Quando a "velocidade" de um computador é citada, este é o valor em questão. É possível projetar circuitos sequenciais "assíncronos", que não dependem de um relógio global sincronizado. No entanto, esses sistemas colocam grandes dificuldades, e não vamos discuti-las aqui.

Como nota lateral, qualquer seção da lógica digital terá dois valores de atraso característicos: o tempo mínimo de atraso e o tempo máximo de atraso. Se o circuito falhar o tempo mínimo de atraso (ou seja, for mais rápido do que deveria ser), o circuito falhará, irremediavelmente. Se esse circuito fizer parte de um dispositivo maior, como uma CPU de computador, todo o dispositivo é lixo e não pode ser usado. Se o tempo máximo de atraso falhar (ou seja, o circuito for mais lento do que deveria), a velocidade do relógio pode ser reduzida para acomodar o circuito mais lento do sistema. Os tempos máximos de atraso tendem a aumentar à medida que o silício que forma um circuito aquece, e é por isso que os computadores se tornam instáveis quando sobreaquecem ou à medida que a velocidade do relógio é aumentada (como é o caso do overclocking).

6 Elementos de circuito sequencial

Como é o caso da lógica combinatória, existem vários elementos básicos de circuitos que formam os blocos de construção de circuitos sequenciais. Estes blocos são construídos a partir dos elementos combinatórios básicos, usando feedback da saída para estabilizar a entrada. Eles vêm em dois "sabores": fechados e chinelos. Embora os termos sejam frequentemente usados de forma intercambiável, os fechados são menos úteis, uma vez que não têm relógio; Vamos nos concentrar em chinelos.

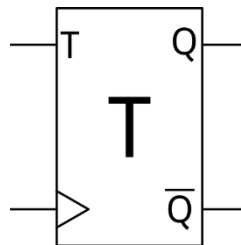
6.1 Flip-Flop tipo D



O tipo mais simples de flip-flop é o tipo D. Os flip-flops D são simples -- em uma borda de relógio (normalmente subindo, embora possam ser encontrados com um inversor embutido para fazer clock na borda de queda), a entrada é presa à saída.

Normalmente, a entrada do relógio é denotada pelo pequeno triângulo que colide com o símbolo. A maioria dos flip-flops fornece duas saídas: a saída "normal" e a saída complementada.

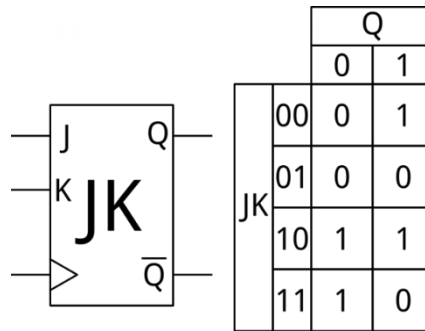
6.2 Flip-Flop tipo T



Apenas um pouco mais complexo é o tipo T. O "T" significa "alternar". Quando ocorre uma aresta de relógio, se a entrada T for um 1, a saída muda de estado. Se a entrada for um 0, a saída permanece a mesma. Tal como acontece com o tipo D, o complemento da saída é geralmente fornecido.

Uma função útil do flip-flop T é um circuito de divisão de relógio. Se T for mantido alto, a saída será a frequência do relógio dividida por dois. Uma corrente de chinelos T pode, portanto, ser usada para produzir relógios mais lentos a partir do relógio mestre de um dispositivo.

6.3 Flip-Flop tipo JK



Flip-Flop tipo JK

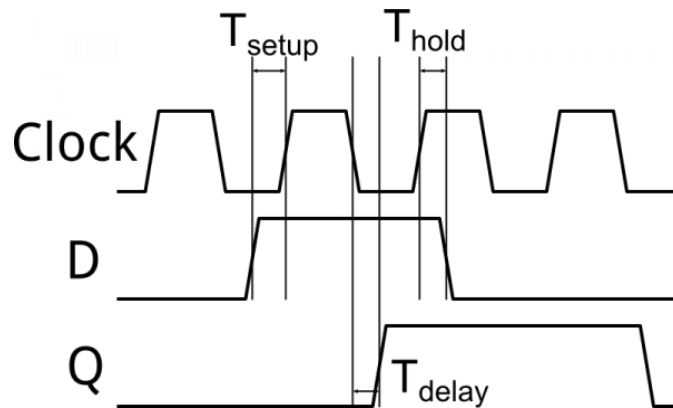
Por fim, temos o tipo JK. O tipo JK é o único dos três que realmente requer uma tabela de verdade para explicar; ele tem duas entradas (J e K), e a saída pode ser deixada a mesma, definida, limpa ou alternada, dependendo da combinação de sinais de entrada presentes. É claro que, como acontece com todos os chinelos, a entrada no momento do relógio é a única coisa que importa.

6.4 Tempos de configuração, retenção e propagação

Todos os circuitos sequenciais têm os chamados tempos de "configuração" e "espera", bem como um atraso de propagação. Entender essas três coisas é fundamental para projetar circuitos sequenciais que funcionem conforme o esperado.

O tempo de configuração é a quantidade mínima de tempo antes de ocorrer uma borda de relógio crescente que um sinal deve chegar à entrada de um flip-flop para que o flip-flop trave os dados corretamente. Da mesma forma, o tempo de espera é o tempo mínimo que um sinal deve permanecer estável após a borda do relógio ascendente ocorrer antes que ele possa ser autorizado a mudar.

Enquanto os tempos de configuração e espera são dados como valores mínimos, o atraso de propagação é dado como um máximo. Simplificando, o atraso de propagação é a maior quantidade de tempo após uma borda em queda no relógio antes que você possa esperar ver o sinal nas saídas. Aqui está um gráfico explicando-os:



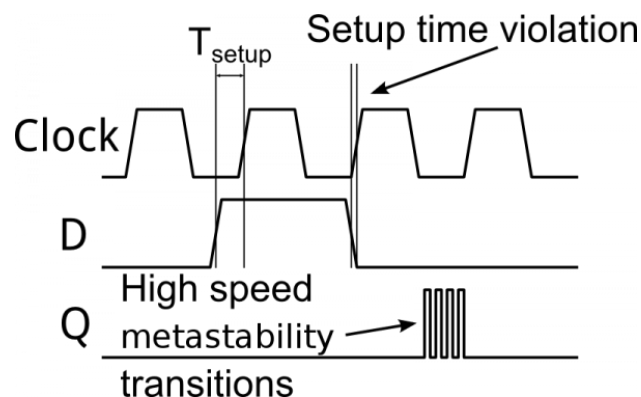
Tempos de configuração, retenção e propagação

Observe que na imagem acima, as transições são desenhadas como sendo ligeiramente angulares. Isso serve a dois propósitos: nos lembra que as bordas de relógio e dados nunca são verdadeiramente ângulos retos e sempre terão algum tempo de subida ou queda diferente de zero, e torna mais fácil ver onde as linhas verticais que marcam os vários tempos se cruzam com os sinais.

A combinação desses três valores determina a maior velocidade de clock que um dispositivo pode usar. Se o atraso de propagação de uma parte mais o tempo de configuração da próxima parte no circuito exceder o tempo entre a borda de queda de um pulso de relógio e a borda ascendente do próximo, os dados não serão estáveis na entrada do segundo componente, fazendo com que ele se comporte inesperadamente.

6.5 Metaestabilidade

Não aderir aos tempos de configuração e espera pode levar a um problema chamado "metaestabilidade". Quando um circuito está em um estado metaestável, a saída de um flip-flop pode oscilar rapidamente entre os dois estados normais - muitas vezes a uma taxa muito acima da taxa de clock do circuito.



Metaestabilidade

Os problemas de metaestabilidade podem variar desde operação espúria até danos ao chip, uma vez que podem aumentar o consumo de corrente. Embora a metaestabilidade geralmente seja resolvida por conta própria, no momento em que o faz, o sistema pode estar em um estado desconhecido e precisa ser completamente redefinido para restaurar o funcionamento adequado.

Uma maneira comum pela qual os problemas de metaestabilidade surgem é quando um sinal atravessa domínios de relógio - em outras palavras, quando um sinal passa entre dispositivos que estão sendo cronometrados por fontes diferentes. Uma vez que os relógios não são sincronizados (e mesmo que os relógios estejam na mesma frequência nominal, a realidade dita que eles serão ligeiramente diferentes), eventualmente uma borda de relógio e uma borda de dados são fadadas a estar muito perto para conforto, resultando em uma violação de tempo de configuração. Uma correção simples para esse problema é executar todas as entradas em um sistema através de um par de flip-flops D em cascata. Mesmo que o primeiro flip-flop entre em metaestabilidade, ele (esperançosamente) terá se estabilizado em um estado estacionário antes do próximo pulso de relógio, permitindo que o segundo flip-flop leia os dados corretos. Isso resulta em um atraso de um ciclo nas bordas de dados recebidos, que é sempre insignificante em comparação com o risco de metaestabilidade.

7 Conclusão

Compreender a lógica digital é uma habilidade crucial em eletrônica. Para obter mais informações sobre o tema, consulte as fontes abaixo:

- Digital Logic - Um bom site que cobre a maior parte do material aqui apresentado
- Álgebra booleana - Página da Wikipédia sobre álgebra booleana, que é a disciplina subjacente a este tópico.
- Método Quine-McCluskey - Q-M é um método de simplificação de circuitos digitais para um conjunto mínimo de portas necessárias, dadas várias entradas e um mapa de saída desejado.
- Blocos Lógicos e uma Introdução à Lógica Digital